

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of :  
Yuichi HASHIMOTO et al. :  
Serial No. NEW : **Attn: APPLICATION BRANCH**  
Filed November 18, 2003 : **Attorney Docket No. 2003\_1596A**  
METHOD AND CIRCUIT FOR ERROR :  
CORRECTION, ERROR CORRECTION :  
ENCODING, DATA REPRODUCTION, OR :  
DATA RECORDING :

THE COMMISSIONER IS AUTHORIZED  
TO CHARGE ANY DEFICIENCY IN THE  
FEES FOR THIS PAPER TO DEPOSIT  
ACCOUNT NO. 23-0975

**CLAIM OF PRIORITY UNDER 35 USC 119**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

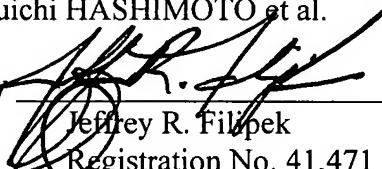
Applicants in the above-entitled application hereby claim the date of priority under the International Convention of Japanese Patent Application No. 2002-333391, filed November 18, 2002, and Japanese Patent Application No. 2003-169065, filed June 13, 2003, as acknowledged in the Declaration of this application.

A certified copy of said Japanese Patent Applications are submitted herewith.

Respectfully submitted,

Yuichi HASHIMOTO et al.

By

  
\_\_\_\_\_  
Jeffrey R. Filipek  
Registration No. 41,471  
Attorney for Applicants

JRF/fs  
Washington, D.C. 20006-1021  
Telephone (202) 721-8200  
Facsimile (202) 721-8250  
November 18, 2003

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年11月18日  
Date of Application:

出願番号 特願2002-333391  
Application Number:

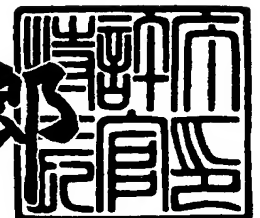
[ST. 10/C]: [JP 2002-333391]

出願人 松下電器産業株式会社  
Applicant(s):

2003年 7月10日

特許庁長官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2003-3056453

【書類名】 特許願

【整理番号】 2032440345

【提出日】 平成14年11月18日

【あて先】 特許庁長官殿

【国際特許分類】 G11B 20/18

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 橋本 祐一

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 高木 裕司

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 臼井 誠

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 誤り訂正方法及び回路、誤り訂正符号化方法及び回路、データ再生装置、データ記録再生装置

【特許請求の範囲】

【請求項 1】 ユーザーデータを記録媒体上の記録方向と異なる方向に誤り訂正符号化した符号化データと同期信号を内包するデータフォーマットで記録された記録媒体から前記データフォーマットに従う記録媒体から再生された再生データを一時的に記憶する第 1 の記憶ステップと、

前記第 1 の記憶ステップの入出力の調停を行う第 1 の調停ステップと、

再生データをデインタリーブをかけながら前記第 1 の記憶ステップに格納する入力制御ステップと、

前記第 1 の記憶ステップに所定のデータ数のデータが格納されたかを判定する判定ステップと、

第 2 の記憶ステップと、

前記第 2 の記憶ステップの入出力の調停を行う第 2 の調停ステップと、

前記判定ステップの結果に基づいて、前記第 1 の記憶ステップに格納されたデータを前記第 2 の記憶ステップへ転送することを許可する転送許可ステップと、

前記転送許可ステップによって転送が許可された場合、再生データを前記第 1 の記憶ステップから前記第 2 の記憶ステップに転送するメモリ間転送ステップと

前記第 2 の記憶ステップに格納された再生データの誤り訂正を行う誤り訂正演算ステップと、

前記誤り訂正演算ステップにより誤りが除去された再生データに包含されるユーザーデータを第 2 の記憶ステップから送出する出力制御ステップ、  
とを含むことを特徴とする誤り訂正方法。

【請求項 2】 所定のデータ数は、インターリーブ長よりも多いことを特徴とする、請求項 1 に記載の誤り訂正方法。

【請求項 3】 所定のデータ数は、インターリーブ長の整数倍であることを特徴とする、請求項 2 に記載の誤り訂正方法。

【請求項 4】第 2 の記憶ステップは、記憶再生の単位として所定数のバス幅を有し、所定のデータ数は、インタリーブ長に前記第 2 の記憶ステップの所定数のバス幅を乗じた数であることを特徴とする、請求項 3 に記載の誤り訂正方法。

【請求項 5】前記第 1 の記憶ステップの記憶容量は、所定のデータ数の 2 倍以上であることを特徴とする、請求項 2 に記載の誤り訂正方法。

【請求項 6】第 1 の調停ステップは、前記第 1 の記憶ステップに対する入出力の調停に際し、前記入力制御ステップによる入力を前記メモリ間転送ステップによる出力よりも優先することを特徴とする、請求項 1 から 5 のいずれか 1 項に記載の誤り訂正方法。

【請求項 7】前記第 1 の記憶ステップの記憶容量が前記所定のデータ数の 3 倍以上であり、3 ページのページ管理を行うことを特徴とする、請求項 5 または 6 に記載の誤り訂正方法。

【請求項 8】同期外れに起因して所定のデータ数のデータが揃わなかった場合には、判定ステップは、所定のデータ数のデータが格納されたと判定することを特徴とする請求項 7 に記載の誤り訂正方法。

【請求項 9】ユーザーデータを記録媒体上の記録方向と異なる方向に誤り訂正符号化した符号化データと同期信号を内包するデータフォーマットで記録された記録媒体から再生された再生データの誤りを訂正する誤り訂正回路であって、

前記データフォーマットに従う記録媒体から再生された再生データを一時的に記憶する第 1 の記憶手段と、

前記第 1 の記憶手段の入出力の調停を行う第 1 の調停手段と、

再生データをデインタリーブをかけながら前記第 1 の記憶手段に格納する入力制御手段と、

前記第 1 の記憶手段に所定のデータ数のデータが格納されたかを判定する判定手段と、

第 2 の記憶手段と、

前記第 2 の記憶手段の入出力の調停を行う第 2 の調停手段と、

前記判定手段の結果に基づいて、前記第 1 の記憶手段に格納されたデータを前記第 2 の記憶手段へ転送することを許可する転送許可手段と、

前記転送許可手段によって転送が許可された場合、再生データを前記第1の記憶手段から前記第2の記憶手段に転送するメモリ間転送手段と、

前記第2の記憶手段に格納された再生データの誤り訂正を行う誤り訂正演算手段と、

前記誤り訂正演算手段により誤りが除去された再生データに包含されるユーザーデータを第2の記憶手段から送出する出力制御手段、  
とを含むことを特徴とする誤り訂正回路。

【請求項10】 所定のデータ数は、インターリーブ長よりも多いことを特徴とする、請求項9に記載の誤り訂正回路。

【請求項11】 所定のデータ数は、インターリーブ長の整数倍であることを特徴とする、請求項10に記載の誤り訂正回路。

【請求項12】 第2の記憶手段は、記憶再生の単位として所定数のバス幅を有し、所定のデータ数は、インターリーブ長に前記第2の記憶手段の所定数のバス幅を乗じた数であることを特徴とする、請求項11に記載の誤り訂正回路。

【請求項13】 前記第1の記憶手段の記憶容量は、前記所定のデータ数の2倍以上であることを特徴とする、請求項11に記載の誤り訂正回路。

【請求項14】 第1の調停手段は、前記第1の記憶手段に対する入出力の調停に際し、前記入力制御手段による入力を前記メモリ間転送手段による出力よりも優先することを特徴とする、請求項9から13のいずれか1項に記載の誤り訂正回路。

【請求項15】 前記第1の記憶手段の記憶容量が前記所定のデータ数の3倍以上であり、3ページのページ管理を行うことを特徴とする、請求項13または14に記載の誤り訂正回路。

【請求項16】 同期外れに起因して所定のデータ数のデータが揃わなかった場合には、判定手段は、所定データ数のデータが格納されたと判定することを特徴とする請求項15記載の誤り訂正回路。

【請求項17】 ユーザーデータを記録媒体上の記録方向と異なる方向に誤り訂正符号化した符号化データと同期信号を内包するデータフォーマットで記録媒体にデータを記録する誤り訂正符号化方法であって、

第1の記憶ステップと、  
前記第1の記憶ステップの入出力の調停を行う第1の調停ステップと、  
ユーザーデータを第1の記憶ステップに格納する入力制御ステップと、  
前記第1の記憶ステップに格納されたユーザーデータの誤り訂正符号化を行う  
誤り訂正符号化演算ステップと、  
前記誤り訂正符号化演算ステップにより誤り訂正符号化されたデータを一時的  
に記憶する第2の記憶ステップと、  
前記誤り訂正符号化データを前記第1の記憶ステップから前記第2の記憶ステ  
ップに転送するメモリ間転送ステップと、  
前記第2の記憶ステップの入出力の調停を行う第2の調停ステップと、  
前記第2の記憶ステップに所定のデータ数のデータが格納されたかを判定する  
判定ステップと、  
前記判定ステップの結果に基づいて、前記第2の記憶ステップに格納されたデ  
ータを送出することを許可する転送許可ステップと、  
符号化データをインターリーブをかけながら前記第2の記憶ステップから送出す  
る出力制御ステップとを含むことを特徴とする誤り訂正符号化方法。

【請求項18】 所定のデータ数は、インターリーブ長よりも多いことを特徴と  
する、請求項17に記載の誤り訂正符号化方法。

【請求項19】 所定のデータ数は、インターリーブ長の整数倍であることを特徴  
とする、請求項18に記載の誤り訂正符号化方法。

【請求項20】 第1の記憶ステップは、記憶再生の単位として所定数のバス幅  
を有し、所定のデータ数は、インターリーブ長に前記第1の記憶ステップの所定数  
のバス幅を乗じた数であることを特徴とする、請求項19に記載の誤り訂正符号  
化方法。

【請求項21】 前記第2の記憶ステップの記憶容量は、前記所定のデータ数の  
2倍以上であることを特徴とする、請求項18に記載の誤り訂正符号化方法。

【請求項22】 第2の調停ステップは、前記第2の記憶ステップに対する入出  
力の調停に際し、前記第2の出力制御ステップによる出力を前記メモリ間転送ス  
テップによる出力よりも優先することを特徴とする、請求項17から21のいず



れか 1 項に記載の誤り訂正符号化方法。

【請求項 23】 ユーザーデータを記録媒体上の記録方向と異なる方向に誤り訂正符号化した符号化データと同期信号を内包するデータフォーマットで記録媒体にデータを記録する誤り訂正符号化回路であって、

第 1 の記憶手段と、

前記第 1 の記憶手段の入出力の調停を行う第 1 の調停手段と、

ユーザーデータを第 1 の記憶手段に格納する入力制御手段と、

前記第 1 の記憶手段に格納されたユーザーデータの誤り訂正符号化を行う誤り訂正符号化演算手段と、

前記誤り訂正符号化演算手段により誤り訂正符号化されたデータを一時的に記憶する第 2 の記憶手段と、

前記誤り訂正符号化データを前記第 1 の記憶手段から前記第 2 の記憶手段に転送するメモリ間転送手段と、

前記第 2 の記憶手段の入出力の調停を行う第 2 の調停手段と、

前記第 2 の記憶手段に所定のデータ数のデータが格納されたかを判定する判定手段と、

前記判定手段の結果に基づいて、前記第 2 の記憶手段に格納されたデータを送出することを許可する転送許可手段と、

前記転送許可手段によって転送が許可された場合、再生データを前記第 1 の記憶手段から前記第 2 の記憶手段に転送するメモリ間転送手段と、

符号化データをインターリーブをかけながら前記第 2 の記憶手段から送出する出力制御手段とを含むことを特徴とする誤り訂正符号化回路。

【請求項 24】 所定のデータ数は、インターリーブ長よりも多いことを特徴とする、請求項 23 に記載の誤り訂正符号化回路。

【請求項 25】 所定のデータ数は、インターリーブ長の整数倍であることを特徴とする、請求項 24 に記載の誤り訂正符号化回路。

【請求項 26】 第 1 の記憶手段は、記憶再生の単位として所定数のバス幅を有し、所定のデータ数は、インターリーブ長に前記第 1 の記憶手段の所定数のバス幅を乗じた数であることを特徴とする、請求項 25 に記載の誤り訂正符号化回路。

【請求項 27】前記第 2 の記憶手段の記憶容量は、前記所定のデータ数の 2 倍以上であることを特徴とする、請求項 24 に記載の誤り訂正符号化回路。

【請求項 28】第 2 の調停手段は、前記第 2 の記憶手段に対する入出力の調停に際し、前記第 2 の出力制御手段による出力を前記メモリ間転送手段による出力よりも優先することを特徴とする、請求項 23 から 27 のいずれか 1 項に記載の誤り訂正符号化回路。

【請求項 29】請求項 1 から 8 のいずれか 1 項に記載の誤り訂正方法を備えることを特徴とする、データ再生方法。

【請求項 30】請求項 9 から 16 のいずれか 1 項に記載の誤り訂正回路を備えることを特徴とする、データ再生装置。

【請求項 31】請求項 1 から 8 までのいずれか 1 項に記載の誤り訂正方法と、17 から 22 までのいずれか 1 項に記載の誤り訂正符号化方法を備えることを特徴とする、データ記録再生方法。

【請求項 32】請求項 9 から 16 までのいずれか 1 項に記載の誤り訂正符号化回路と 23 から 28 までのいずれか 1 項に記載の誤り訂正符号化回路を備えることを特徴とする、データ記録再生装置。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

本発明は、誤り訂正方法及び回路、誤り訂正符号化方法及び回路、データ再生装置、データ記録再生装置に関する。

##### 【0002】

##### 【従来の技術】

近年、DVD や CD 等の光ディスクに記録された、映像、文書等のデジタル情報を高速で再生する装置が開発され、広く実用化されている。ところで、光ディスクに記録されたデジタル情報は高密度である為、読み取りに際して、傷や埃などに起因する読み取り誤りが避けられない。この為、媒体記録時に誤り訂正符号化処理を行い、再生時に誤り訂正を行っている。

##### 【0003】

図12は映像情報を記録したある光ディスクの記録再生装置の一例である。ここで、1201は光学ヘッドである。1202は記録・再生回路である。1203は変復調器である。1204はECC処理回路である。1205は画像信号を圧縮する、あるいは圧縮された画像信号を伸長して復元する画像信号処理回路である。

#### 【0004】

この光ディスク記録再生装置は、再生時には、光学ヘッド1201により光ディスクを走査し、得られた情報を記録・再生回路1202にて二値化する。そして変復調器1203で復調し、ECC処理回路1204にて誤り訂正を行い、その後、画像信号処理回路1205でデータ伸長を行い、目的の映像情報を得る。また記録時には、画像信号処理回路1205により映像情報を圧縮し、ECC処理回路1204により誤り訂正符号化を行い、変復調器1203で変調してから、記録・再生回路1202にて記録用アナログ信号に変換し、光学ヘッド1201により光ディスクに記録する。

#### 【0005】

図4は、光ディスクに記録する記録データフォーマットにおけるECCブロック内でのフレーム構成を模式的に示した図である。ECCブロックとは、誤り訂正を行う場合のデータ単位であり、誤り訂正符号列の集合から構成される。なお、ここに示した例は、説明を簡単にする為に簡略化したものである。1行は10バイトのユーザデータないしはパリティで構成され、2行おきにフレーム同期信号FSが配置されている。フレーム同期信号FSに挟まれたデータ列をフレームと呼ぶ。この例では、1フレームは2行相当である。列方向には、100バイトのユーザデータと20バイトのパリティが並び、一つの誤り訂正符号列を形成する。10列の訂正符号列が一つのECCブロックを構成する。図4に示すように、ディスク上のデータ順に1番目、2番目、…と番号を振ると、1番目、11番目、21番目、…が同一の誤り訂正符号列に属する。従って、このフォーマットにおける、誤り訂正符号方向のディスク上の方向に対するインタリーブ長は10である。このように、インタリーブをかけることにより、バースト誤りに対する誤り訂正能力が高まる。FSはフレーム同期信号であり、ビットスリップなどが

生じた場合に、ビットスリップ発生後のフレーム同期信号FSを用いて再同期をかけることにより、正しいタイミングが得られ、正確なデータ再生が可能になる。SSはセクタ同期信号でありフレーム同期信号をも兼ねる。1セクタは3フレームから構成される。セクタ同期信号はフレーム同期信号同様、ビットスリップなどが生じた場合に、ビットスリップ発生後のセクタ同期信号SSを用いて再同期をかけることができる。

#### 【0006】

図3は、図12における、ECC処理回路1204の内部構成図である。ここで、301は復調されたデータを一旦格納するDRAMである。302はバスを制御するアービターである。303は誤り訂正演算を行うECC処理部である。

#### 【0007】

ECC処理回路1204の再生時の動作を説明する。復調器によりデコードされた再生データは、まずアービター302を介してDRAM301に1ECCブロック内の全てを書き込まれる。その後、アービター302を介して誤り演算を行うECC処理部303に送られ、ECC処理部303にて誤り訂正処理を受け、アービター302を介してDRAM301上のユーザデータに誤り訂正結果が書き戻され、アービター302を介してユーザデータのみDRAM301から画像信号処理回路へ送出される。

#### 【0008】

次にECC処理回路1204の記録時の動作を説明する。画像信号処理回路にて圧縮されたデータは、アービター302を介してDRAM301に書き込まれ、アービター302を介してECC処理部303に送られる。そしてECC処理部303にて誤り訂正符号化処理を受けてから、アービター302を介してDRAM301上にパリティデータが書き込まれ、アービター302を介して変調器に記録データを送出する（例えば特許文献1参照）。

#### 【0009】

従って、復調器から送出されたデータが画像信号処理回路へ送出されるまでに、また、前記画像信号処理回路から送出されたデータが変調器に送出されるまでに、前記DRAMと前記バスアービター間のバスを通過する回数は、1) 変復調

器～DRAM、2) ECC処理部～DRAM、3) 画像信号処理回路～DRAMの最低3回ある。従って、光ディスクの高倍速再生／記録の為に、しばしば前記DRAMバスのバスアクセス性能がボトルネックとなる。その解決方法の一つとして、前記DRAMバスのバス幅拡張が挙げられる。

#### 【0010】

##### 【特許文献1】

特開平11-831661号公報(図21)

#### 【0011】

##### 【発明が解決しようとする課題】

さて、図4に示したような、ディスク上のデータの方が誤り訂正符号方向と異なるディスクフォーマットの場合、DRAMのアドレス順序と前記誤り訂正符号方向が一致するようにデータを配置すると、ディスク上のデータの方がDRAMのアドレス順序と異ならざるを得ない。その結果、前記変復調器からのデータを前記DRAMに書き込む際、あるいは前記DRAMからのデータを前記変復調器に送出する際、連続して転送できないので、1バイト単位での転送になり、前記DRAMバスのバスアクセス性能が劣化する。また、1バイトずつしか転送できない為、前記DRAMバスのバス幅を拡張してもバスアクセス性能は向上しない。

#### 【0012】

また、逆に、DRAMのアドレス順序とディスク上のデータの方が一致するようにデータを配置すると、前記誤り訂正符号方向がDRAMのアドレス順序と異ならざるを得ない。その結果、DRAM上のデータを誤り訂正演算器に送出する際、連続して転送できないので、1バイト単位での転送になり、やはり前記DRAMバスのバスアクセス性能が劣化する。

#### 【0013】

そこで、解決策として、1ECCブロック全体を格納可能なバッファメモリを変復調器とDRAMの間に設けて、バッファメモリに一旦1ECCブロック全体のデータを格納してインターリーブもしくはデインターリーブを行い、更にバッファメモリの転送を、DRAMのバス幅に合わせたバイト数の転送で行うことが考

えられる。このようにすればバスアクセス性能劣化が防げる。しかしながら、1 ECCブロック全体を格納出来るサイズのメモリが必要となるので、回路面積の増大に繋がるという問題がある。

#### 【0014】

##### 【課題を解決するための手段】

本発明は、以上の課題を解決する為なされたものであり、1 ECCブロックより少ない、小容量のインタリーブ用のバッファメモリを用いることにより、バスアクセス性能劣化を防ぐことを可能ならしめるものである。

#### 【0015】

具体的には、再生データを一時的に記憶する、容量が1 ECCブロックより少ない第1の記憶手段と、前記第1の記憶手段の入出力の調停を行う第1の調停手段と、再生データをデインタリーブをかけながら前記第1の記憶手段に格納する入力制御手段と、前記第1の記憶手段に所定のデータ数のデータが格納されたかを判定する判定手段と、第2の記憶手段と、前記第2の記憶手段の入出力の調停を行う第2の調停手段と、前記判定手段の結果に基づいて、前記第1の記憶手段に格納されたデータを前記第2の記憶手段へ転送することを許可する転送許可手段と、前記転送許可手段によって転送が許可された場合、再生データを前記第1の記憶手段から前記第2の記憶手段に転送するメモリ間転送手段と、前記第2の記憶手段に格納された再生データの誤り訂正を行う誤り訂正演算手段と、前記誤り訂正演算手段により誤りが除去された再生データに包含されるユーザーデータを第2の記憶手段から送出する出力制御手段とを含むことを特徴とする誤り訂正回路を提供するものである。

#### 【0016】

また本発明は、第1の記憶手段と、前記第1の記憶手段の入出力の調停を行う第1の調停手段と、ユーザーデータを第1の記憶手段に格納する入力制御手段と、前記第1の記憶手段に格納されたユーザーデータの誤り訂正符号化を行う誤り訂正符号化演算手段と、前記誤り訂正符号化演算手段により誤り訂正符号化されたデータを一時的に記憶する、容量が1 ECCブロックより少ない第2の記憶手段と、前記誤り訂正符号化データを前記第1の記憶手段から前記第2の記憶手段

に転送するメモリ間転送手段と、前記第2の記憶手段の入出力の調停を行う第2の調停手段と、前記第2の記憶手段に所定のデータ数のデータが格納されたかを判定する判定手段と、前記判定手段の結果に基づいて、前記第2の記憶手段に格納されたデータを送出することを許可する転送許可手段と、前記転送許可手段によって転送が許可された場合、符号化データをインタリーブをかけながら前記第2の記憶手段から送出的出力制御手段とを含むことを特徴とする誤り訂正符号化回路を提供するものである。

#### 【0017】

また本発明は、再生データを一時的に記憶する、容量が1 ECCブロックより少ない第1の記憶ステップと、前記第1の記憶ステップの入出力の調停を行う第1の調停ステップと、再生データをデインタリーブをかけながら前記第1の記憶ステップに格納する入力制御ステップと、前記第1の記憶ステップに所定のデータ数のデータが格納されたかを判定する判定ステップと、第2の記憶ステップと、前記第2の記憶ステップの入出力の調停を行う第2の調停ステップと、前記判定ステップの結果に基づいて、前記第1の記憶ステップに格納されたデータを前記第2の記憶ステップへ転送することを許可する転送許可ステップと、前記転送許可ステップによって転送が許可された場合、再生データを前記第1の記憶ステップから前記第2の記憶ステップに転送するメモリ間転送ステップと、前記第2の記憶ステップに格納された再生データの誤り訂正を行う誤り訂正演算ステップと、前記誤り訂正演算ステップにより誤りが除去された再生データに包含されるユーザーデータを第2の記憶ステップから送出的出力制御ステップにより、誤り訂正を行うものである。

#### 【0018】

また、本発明は、第1の記憶ステップと、前記第1の記憶ステップの入出力の調停を行う第1の調停ステップと、ユーザーデータを第1の記憶ステップに格納する入力制御ステップと、前記第1の記憶ステップに格納されたユーザーデータの誤り訂正符号化を行う誤り訂正符号化演算ステップと、前記誤り訂正符号化演算ステップにより誤り訂正符号化されたデータを一時的に記憶する、容量が1 ECCブロックより少ない第2の記憶ステップと、前記誤り訂正符号化データを前

記第1の記憶ステップから前記第2の記憶ステップに転送するメモリ間転送ステップと、前記第2の記憶ステップの入出力の調停を行う第2の調停ステップと、前記第2の記憶ステップに所定のデータ数のデータが格納されたかを判定する判定ステップと、前記判定ステップの結果に基づいて、前記第2の記憶ステップに格納されたデータを送出することを許可する転送許可ステップと、前記転送許可ステップによって転送が許可された場合、符号化データをインタリーブをかけながら前記第2の記憶ステップから送出的出力制御ステップにより、誤り訂正符号化を行うものである。

#### 【0019】

また本発明は、前記誤り訂正方法の全て、あるいはいずれかを含むことを特徴とするデータ再生方法を提供するものである。

#### 【0020】

また本発明は、前記誤り訂正回路の全て、あるいはいずれかを含むことを特徴とするデータ再生装置を提供するものである。

#### 【0021】

また本発明は、前記誤り訂正方法のいずれかと前記誤り訂正符号化方法のいずれかを含むことを特徴とするデータ記録再生方法を提供するものである。

#### 【0022】

また本発明は、前記誤り訂正回路のいずれかと前記誤り訂正符号化回路のいずれかを含むことを特徴とするデータ記録再生装置を提供するものである。

#### 【0023】

##### 【発明の実施の形態】

以下、本発明をその実施の形態に基づいて図面を参照しながら説明する。

#### 【0024】

##### (実施の形態1)

まず実施の形態1について説明する。実施の形態1は、図4に示したようなディスクフォーマットに基づいて記録された光ディスクの記録再生装置において、再生データの誤り訂正を行う、誤り訂正回路の一実施の形態である。

#### 【0025】



図 1 は、本実施の形態 1 の誤り訂正回路の構成図であり、図 4 に示したディスクフォーマットに対応したデータに対して、誤り訂正を行う。1 0 1 は再生データを一時的に記憶する第 1 の記憶手段であり、1 E C C ブロック全体のサイズよりも少ない容量の S R A M 等で構成される。1 0 2 は前記第 1 の記憶手段 1 0 1 の入出力の調停を行う第 1 の調停手段であり、公知のバスアービターで構成される。1 0 3 は再生データをデインタリーブをかけながら前記第 1 の記憶手段 1 0 1 に格納する入力制御手段であり、デインタリーブされたアドレスを計算する乗算器等で構成される。1 0 4 は前記第 1 の記憶手段 1 0 1 に所定のデータ数のデータが格納されたかを判定する判定手段であり、格納されたデータ数を数えるカウンタと、所定数と格納データ数とを比較するコンパレータ等で構成される。1 0 5 は第 2 の記憶手段であり、4 バイトのバス幅を持ち、D R A M 等で構成される。1 0 6 は前記第 2 の記憶手段 1 0 5 の入出力の調停を行う第 2 の調停手段であり、公知のバスアービターで構成される。1 0 7 は前記判定手段 1 0 4 の結果に基づいて、前記第 1 の記憶手段 1 0 1 に格納されたデータを前記第 2 の記憶手段 1 0 5 へ転送することを許可する許可手段である。1 0 8 は前記許可手段 1 0 7 によって転送が許可された場合、再生データを前記第 1 の記憶手段 1 0 1 から前記第 2 の記憶手段 1 0 5 に転送するメモリ間転送手段であり、メモリバスと、前記第 1 の記憶手段 1 0 1 のアドレスを計算する乗算器と、前記第 2 の記憶手段 1 0 5 のアドレスを計算する乗算器等で構成される。1 0 9 は前記第 2 の記憶手段 1 0 5 に格納された再生データの誤り訂正を行う誤り訂正演算手段である。1 1 0 は前記誤り訂正演算手段 1 0 9 により誤りが除去された再生データに包含されるユーザーデータを第 2 の記憶手段 1 0 5 から送出する出力制御手段であり、前記第 2 の記憶手段 1 0 5 のアドレスを計算する乗算器等で構成される。

#### 【 0 0 2 6 】

ディスク再生時には、図 4 に示すようなフォーマットの、同期信号つきデータ、すなわちセクタ同期信号 S S、フレーム同期信号 F S、ユーザデータ、パリティが復調器から送出される。入力制御手段 1 0 3 は、セクタ同期信号 S S とフレーム同期信号 F S を取り除いて、ユーザデータとパリティを、第 1 の記憶手段 1 0 1 に 1 バイトずつ書き込む。判定手段 1 0 4 が、第 1 の記憶手段 1 0 1 に所定

数のデータが格納されたと判定すると、許可手段107が第1の記憶手段101から第2の記憶手段105への転送を許可し、メモリ間転送手段108が第1の記憶手段101から第2の記憶手段105への転送を開始する。一方、入力制御手段103は、第1の記憶手段101への書き込みを引き続き行う。以上を繰り返して、図4に示す1ECCブロックの全記録データを第2の記憶手段105に転送し終わると、誤り訂正演算手段109が誤り訂正を行い、その後、図4に示す記録データのうちユーザデータだけが、出力制御手段110により、画像信号処理回路に転送される。第2の調停手段106は、メモリ間転送手段108と誤り訂正演算手段109と出力制御手段110の第2の記憶手段105へのアクセスを調停する。第1の調停手段102は、入力制御手段103とメモリ間転送手段108によるこれら第1の記憶手段101へのアクセス競合に対し調停を行う。第2の調停手段106は、メモリ間転送手段108と誤り訂正演算手段109と出力制御手段110によるこれら第2の記憶手段105へのアクセス競合に対し調停を行う。

#### 【0027】

以上により、1ECCブロック全体のサイズよりも少ない容量の第1の記憶手段101を用いて、第2の記憶手段105のバスのアクセス性能を向上させることが出来る。

#### 【0028】

次に、第1の記憶手段101への書き込み方法の詳細について説明する。

#### 【0029】

図5は第1の記憶手段101上に書き込まれた再生データの模式図であり、アドレスは左から右へ、上から下へ進む。第1の記憶手段101は3ページに分割されている。所定のデータ数は1ページの容量に相当し、そのサイズは、インターリーブ長のバイト数10に第2の記憶手段105のバス幅のバイト数4バイトを乗じた値、即ち40バイトであり、第1の記憶手段101の記憶容量は、120バイトとなっている。従って、1ECCブロックが1200バイトであるのに対して、10%の小容量のメモリサイズで構成されている。入力制御手段103は、セクタ同期信号SSとフレーム同期信号FSを取り除いて、ユーザデータとパ

リティを、第1の記憶手段101の図5に示す1ページ目に、枠内の数字の順に従って1バイトずつ書き込む。

#### 【0030】

次に、第1の記憶手段101から第2の記憶手段105へのメモリ間転送の詳細について説明する。

#### 【0031】

入力制御手段103が、第1の記憶手段101の1ページ目の1番目から40番目までデータ40バイトを書き込むと、所定のデータ数は40なので、判定手段104は、第1の記憶手段101に所定数のデータが格納されたと判定し、許可手段107が第1の記憶手段101から第2の記憶手段105への転送を許可し、メモリ間転送手段108が第1の記憶手段101から第2の記憶手段105への転送を開始する。

#### 【0032】

次に、メモリ間転送手段108による、第1の記憶手段101から第2の記憶手段105への転送の詳細を説明する。

#### 【0033】

まず第1の記憶手段101の、図5における1番目、11番目、21番目、31番目に書き込まれたデータを読み出し、第2の記憶手段105の、図4における1列目の1行目から4行目までに一括して書き込む。次に第1の記憶手段101の、図5における2番目、12番目、22番目、32番目に書き込まれた4バイトのデータを読み出し、第2の記憶手段105の、図4における、2列目の1行目から4行目までに書き込む。以下、同様に繰り返して、第1の記憶手段101の1ページ目に書かれたデータを全て第2の記憶手段105に書き込む。

#### 【0034】

なお、第1の調停手段102は、入力制御手段103とメモリ間転送手段108によるこれら第1の記憶手段101へのアクセス競合について、入力制御手段103によるアクセスを優先するよう調停を行う。

#### 【0035】

以上により、第1の記憶手段101の容量を、インターリーブ長に第1の記憶

手段101のバス幅を乗じた数とし、第1の記憶手段101から第2の記憶手段105への転送を第1の記憶手段のバス幅に合わせたデータサイズ単位で行うことにより、1ECCブロック全体のサイズよりも少ない容量の第1の記憶手段101を用いて、第2の記憶手段105のバス転送効率を上げることが出来る。

#### 【0036】

次に、ビットスリップ等により1ページ分のデータが揃わなかった場合の動作について四つの例を説明する。

#### 【0037】

第1の例は、ビットスリップ等により次フレームに飛び、データの書き込み位置が同じページ内で移動した場合である。図6を用いながら説明する。今、入力制御手段103が、図6の1ページ目の15番目に書き込むデータを受取った後にフレーム同期信号FSを受取ったとする。1フレームが20バイトであることから、次フレームの先頭は図5での1ページ目の21番目となる。従って入力制御手段103は、1ページ目の21番目から次以降のデータを書き始める。

#### 【0038】

第2の例は、ビットスリップ等により次フレームに飛び、データの書き込み位置が次のページに移動した場合である。図7を用いながら説明する。今、入力制御手段103が、図7において1ページ目の34番目に書き込むデータを受取った後、フレーム同期信号FSを受取ったとする。次のフレームの先頭は2ページ目の1番目となる。従って入力制御手段103は、2ページ目の1番目から次以降のデータを書き始める。この時、判定手段104は1ページ目の書き込みが終了したと判定し、許可手段107が転送許可を出し、メモリ間転送手段108が1ページ目に書き込まれたデータを第2の記憶手段105への転送を開始する。

#### 【0039】

第3の例は、ビットスリップ等により複数フレームが飛び、データの書き込み位置が次のページに移動した場合である。図8を用いながら説明する。今、入力制御手段103が、図8において1ページ目の15番目に書き込むデータを受取った後、セクタ同期信号SSを受取ったとする。1セクタは3フレームであるから、次のセクタの先頭は2ページ目の21番目となる。従って入力制御手段10

3は2ページ目の21番目から次以降のデータを書き始める。この時、判定手段104は1ページ目の書き込みが終了したと判定し、許可手段107が転送許可を出し、メモリ間転送手段108が1ページ目に書き込まれたデータを第2の記憶手段105への転送を開始する。

#### 【0040】

第4の例は、ビットスリップ等により複数フレームが飛び、データの書き込み位置が次のページに移動した場合のうち、更にビットスリップ等が発生してデータの書き込み位置がそのまた次のページに移動した場合である。図9を用いながら説明する。今、第3の例において、2ページ目にデータを書き始めて36番目に至った時に、入力制御手段103がフレーム同期信号FSを受取ったとする。次フレームの先頭は3ページ目の1番目となる。従って入力制御手段103は、3ページ目の1番目から次以降のデータを書き始める。この時、判定手段104は2ページ目の書き込みが終了したと判定し、許可手段107が転送許可を出し、メモリ間転送手段108が2ページ目に書き込まれたデータを第2の記憶手段105への転送を開始する。1ページ目の第2の記憶手段105へ転送が終了していなかった場合には、許可手段107は、2ページ目のデータに対して第2の記憶手段105への転送許可を、1ページ目の第2の記憶手段105へ転送が終了するまで保持する。

#### 【0041】

このように、第1の記憶手段101に、インターリーブ長に第1の記憶手段101のバス幅を乗じた数のデータを格納出来るページを3ページ分持たせることにより、ビットスリップなどによってデータが揃わなかった場合の対処が容易に出来る。

#### 【0042】

以上のように、本発明の実施の形態1によれば、ディスク再生時に、復調器からのデータをデインターリーブしながら第1の記憶手段101に格納し、データをインターリーブ長に第1の記憶手段101のバス幅を乗じた数だけ格納してから第2の記憶手段105に書き込むことにより、第1の記憶手段101と第2の記憶手段105の間を、第2の記憶手段105のバス幅に合わせたバイト数で転送

できる為、第2の記憶手段105のバスのアクセス性能を向上させることができる。また、第1の記憶手段101の容量を、インターリーブ長に第1の記憶手段101のバス幅を乗じた数の3倍とすることにより、メモリサイズを1ECCブロック全体のサイズよりも少なくすることが出来る。また、第1の記憶手段101に、インターリーブ長に第1の記憶手段101のバス幅を乗じた数のデータを格納出来るページを3ページ持たせることにより、ビットスリップなどによってデータが揃わなかった場合の対処が容易に出来る。

#### 【0043】

(実施の形態2)

次に実施の形態2について説明する。

#### 【0044】

実施の形態2は、図4に示したようなディスクフォーマットに基づいて記録された光ディスクの記録再生装置において、誤り訂正符号化機能を行う、誤り訂正符号化回路の一実施の形態である。

#### 【0045】

図2は、本実施の形態2の誤り訂正符号化回路の構成図である。201は第1の記憶手段であり、4バイトのバス幅を持ち、DRAM等で構成される。202は前記第1の記憶手段201の入出力の調停を行う第1の調停手段であり、公知のバスアービターで構成される。203はユーザーデータを第1の記憶手段201に格納する入力制御手段であり、前記第1の記憶手段201のアドレスを計算する乗算器等で構成される。204は前記第1の記憶手段201に格納されたユーザーデータの誤り訂正符号化を行う誤り訂正符号化演算手段である。205は前記誤り訂正符号化演算手段204により誤り訂正符号化されたデータを一時的に記憶する第2の記憶手段であり、1ECCブロック全体のサイズよりも少ない容量のSRAM等で構成される。206は前記誤り訂正符号化データを前記第1の記憶手段201から前記第2の記憶手段205に転送するメモリ間転送手段であり、メモリバスと、前記第1の記憶手段201のアドレスを計算する乗算器と、前記第2の記憶手段205のアドレスを計算する乗算器等で構成される。207は前記第2の記憶手段の入出力の調停を行う第2の調停手段であり、公知のバ

ス調停回路で構成される。208は前記第2の記憶手段205に所定のデータ数のデータが格納されたかを判定する判定手段であり、格納されたデータ数を数えるカウンタと、所定数と格納データ数とを比較するコンパレータ等から構成される。209は前記判定手段208の結果に基づいて、前記第2の記憶手段205に格納されたデータを送出することを許可する許可手段である。210は前記許可手段209によって転送が許可された場合、符号化データをインタリーブをかけながら前記第2の記憶手段205から送出的出力制御手段であり、インタリーブされたアドレスを計算する為の乗算器や加算器等から構成される。

#### 【0046】

ディスク記録時には、まず入力制御手段203が画像信号処理回路からのユーザデータを第1の記憶手段201に転送する。ユーザデータは第1の調停手段202を介して誤り訂正符号化演算手段204に転送される。誤り訂正符号化演算手段204は、転送されたユーザデータに対して誤り訂正符号化演算を行い、パリティを発生させて第1の記憶手段201に書き込む。第1の記憶手段201上のユーザデータとパリティは、誤り訂正符号列方向に配置される。メモリ間転送手段206は、第1の記憶手段201上のユーザデータとパリティを第2の記憶手段205に転送する。所定のデータ数に相当する1ページ目が埋まると、判定手段208は、第2の記憶手段205に所定数のデータが格納されたと判定し、許可手段209が第2の記憶手段205の1ページ目に格納されたデータに対して変調器への転送を許可し、出力制御手段210が、インタリーブをかけながら変調器へ転送する。第1の調停手段202は、入力制御手段203と誤り訂正符号化演算手段204とメモリ間転送手段206によるこれら第1の記憶手段201へのアクセス競合に対し調停を行う。第2の調停手段207は、メモリ間転送手段206と出力制御手段210によるこれら第2の記憶手段205へのアクセス競合に対し調停を行う。

#### 【0047】

以上により、1ECCブロック全体のサイズよりも少ない容量の第2の記憶手段205を用いて、第1の記憶手段201のバスのアクセス性能を向上させることが出来る。

## 【0048】

次に、メモリ間転送手段206による、第1の記憶手段201から第2の記憶手段207への転送方法の詳細について、図4と図14を用いて説明する。

## 【0049】

図14は第2の記憶手段205上に書き込まれた符号化データの模式図であり、アドレスは左から右へ、上から下へ進む。第2の記憶手段205は2ページに分割されている。所定のデータ数は1ページの容量に相当し、そのサイズは、インタリーブ長のバイト数10に第1の記憶手段201のバス幅のバイト数4バイトを乗じた値、即ち40バイトであり、第2の記憶手段205の記憶容量は、80バイトとなっている。従って、1ECCブロックが1200バイトであるのに対して、7%未満の小容量のメモリサイズで構成されている。

## 【0050】

転送順序は以下の通りである。まず、図4における、1列目の1行目から4行目までのデータ4バイトを一括して読み出し、第2の記憶手段205の、図14における1ページ目の1番目、11番目、21番目、31番目に書き込む。次に第1の記憶手段201の、図4における、2列目の1行目から4行目までを一括して読み出し、第1の記憶手段201の、図14における2番目、12番目、22番目、32番目に書き込む。以下、同様に繰り返して、第1の記憶手段201の図4に示す1行目から4行目までのデータ全てが第2の記憶手段205の1ページ目に書き込まれて1ページ目が埋まると、判定手段208は、第2の記憶手段205に所定数のデータが格納されたと判定し、許可手段209が第2の記憶手段205の1ページ目に格納されたデータに対して変調器への転送を許可し、出力制御手段210が、インタリーブをかけながら変調器へ転送する。一方、メモリ間転送手段206は、第1の記憶手段201上の、図4における5行目から8行目までのデータを、1ページ目と同様の順序に従って2ページ目に書き込む。

## 【0051】

第2の記憶手段205からの読出し方法の詳細は次の通りである。即ち、出力制御手段210は、符号化データを、第2の記憶手段205の図14に示す1ペ



ージ目から、枠内の数字の順に従って1バイトずつ読み出す。

#### 【0052】

出力制御手段210は、第1の記憶手段201上のユーザデータとパリティを、第2の記憶手段205の1ページ目から2ページまで順々に書き込み、2ページ目まで書き終えれば再び1ページ目から書き始める。以上を繰り返して、図4に示すユーザデータとパリティ全てを、第1の記憶手段201から第2の記憶手段205を経て変調器に転送する。

#### 【0053】

なお、第2の調停手段207は、出力制御手段210とメモリ間転送手段206によるこれら第2の記憶手段205へのアクセス競合について、出力制御手段210によるアクセスを優先するよう調停を行う。

#### 【0054】

以上により、1ECCブロック全体のサイズよりも少ない容量の第2の記憶手段205を用いて、第1の記憶手段201のバスのアクセス性能を向上させることが出来る。

#### 【0055】

以上のように、実施の形態2によれば、ディスク記録時に、第1の記憶手段201のデータを、第2の記憶手段205に、インターリーブ長に第1の記憶手段201のバス幅を乗じた数のデータを格納してから、インターリーブをかけつつ変調器に送出することにより、第1の記憶手段201のバスのアクセス性能を向上させることができる。また、第2の記憶手段205の容量を、インターリーブ長に第1の記憶手段201のバス幅を乗じた数の2倍とすることにより、メモリサイズを1ECCブロック全体のサイズよりも少なくすることが出来る。

#### 【0056】

(実施の形態3)

次に実施の形態3について説明する。実施の形態3は、誤り訂正方法の一実施の形態である。

#### 【0057】

本発明の実施の形態における誤り訂正方法のチャート図を図10に示す。10

0 3 は第 1 の記憶ステップである。1 0 0 2 は前記第 1 の記憶ステップ 1 0 0 3 の入出力の調停を行う第 1 の調停ステップである。1 0 0 1 は再生データをディンタリーブをかけながら前記第 1 の記憶ステップ 1 0 0 3 に格納する入力制御ステップである。1 0 0 4 は前記第 1 の記憶ステップ 1 0 0 3 に所定のデータ数のデータが格納されたかを判定する判定ステップである。1 0 0 8 は第 2 の記憶ステップである。1 0 0 7 は前記第 2 の記憶ステップ 1 0 0 8 の入出力の調停を行う第 2 の調停ステップである。1 0 0 5 は前記判定ステップ 1 0 0 4 の結果に基づいて、前記第 1 の記憶ステップ 1 0 0 3 に格納されたデータを前記第 2 の記憶ステップ 1 0 0 8 へ転送することを許可する許可ステップである。1 0 0 6 は前記許可ステップ 1 0 0 5 によって転送が許可された場合、再生データを前記第 1 の記憶ステップ 1 0 0 3 から前記第 2 の記憶ステップ 1 0 0 8 に転送するメモリ間転送ステップである。1 0 0 9 は前記第 2 の記憶ステップ 1 0 0 8 に格納された再生データの誤り訂正を行う誤り訂正演算ステップである。1 0 1 0 は前記誤り訂正演算ステップ 1 0 0 9 により誤りが除去された再生データに包含されるユーザデータを第 2 の記憶ステップ 1 0 0 8 から送出する出力制御ステップである。

#### 【0 0 5 8】

ディスク再生時には、図 4 に示すようなフォーマットの、同期信号つきデータ、すなわちセクタ同期信号 S S、フレーム同期信号 F S、ユーザデータ、パリティが復調器から送出される。入力制御ステップ 1 0 0 1 は、セクタ同期信号 S S とフレーム同期信号 F S を取り除いて、ユーザデータとパリティを、第 1 の記憶ステップ 1 0 0 3 に 1 バイトずつ書き込む。判定ステップ 1 0 0 4 が、第 1 の記憶ステップ 1 0 0 3 に所定数のデータが格納されたと判定すると、許可ステップ 1 0 0 5 が第 1 の記憶ステップ 1 0 0 3 から第 2 の記憶ステップ 1 0 0 8 への転送を許可し、メモリ間転送ステップ 1 0 0 6 が第 1 の記憶ステップ 1 0 0 3 から第 2 の記憶ステップ 1 0 0 8 への転送を開始する。一方、入力制御ステップ 1 0 0 1 は、第 1 の記憶ステップ 1 0 0 3 への書き込みを引き続き行う。以上を繰り返して、図 4 に示す 1 E C C ブロックの全記録データを第 2 の記憶ステップ 1 0 0 8 に転送し終わると、誤り訂正演算ステップ 1 0 0 9 が誤り訂正を行い、その

後、図4に示す記録データのうちユーザデータだけが、出力制御ステップ1010により、画像信号処理回路に転送される。図10では図示していないが、第1の調停ステップ1002は、入力制御ステップ1001とメモリ間転送ステップ1006による第1の記憶ステップ1003へのアクセス競合に対する調停を行う。また、図10では図示していないが、第2の調停ステップ1007は、出力制御ステップ1010とメモリ間転送ステップ1006による第2の記憶ステップ1008へのアクセス競合に対する調停を行う。

#### 【0059】

以上により、1ECCブロック全体のサイズよりも少ない容量の第1の記憶ステップ1003を用いて、第2の記憶ステップ1008のバスのアクセス性能を向上させることが出来る。

#### 【0060】

なお、第1の調停ステップ1002は、入力制御ステップ1001とメモリ間転送ステップ1006によるこれら第1の記憶ステップ1003へのアクセス競合に対して、入力制御ステップ1001による復調器からのデータの書き込みを優先するよう調停を行う。

#### 【0061】

また、以上の様に構成された本実施の形態3における誤り訂正方法について、ビットスリップに関する詳細な説明については、実施の形態1に述べた誤り訂正回路の動作説明に準ずるので、ここでは省略する。

#### 【0062】

以上のように、本発明の実施の形態3によれば、ディスク再生時に、復調器からのデータをデインターリーブしながら第1の記憶ステップ1003に格納し、データをインターリーブ長に第1の記憶ステップ1003のバス幅を乗じた数だけ格納してから第2の記憶ステップ1008に書き込むことにより、第1の記憶ステップ1003と第2の記憶ステップ1008の間を、第2の記憶ステップ1008のバス幅に合わせたバイト数で転送できる為、第2の記憶ステップ1008に対するアクセス性能を向上させることができる。また、第1の記憶ステップ1003の容量を、インターリーブ長に第1の記憶ステップ1003のバス幅を乗

じた数の3倍とすることにより、メモリサイズを1 ECCブロック全体のサイズよりも少なくすることが出来る。また、第1の記憶ステップ1003に、インターリーブ長に第1の記憶ステップ1003のバス幅を乗じた数のデータを格納出来るページを3ページ持たせることにより、ビットスリップなどによってデータが揃わなかった場合の対処が容易に出来る。

#### 【0063】

##### (実施の形態4)

次に実施の形態4について説明する。実施の形態4は、誤り訂正符号化方法の一実施の形態である。

#### 【0064】

本発明の実施の形態における誤り訂正符号化方法のチャート図を図11に示す。1103は第1の記憶ステップである。1102は前記第1の記憶ステップ1003の入出力の調停を行う第1の調停ステップである。1101はユーザーデータを第1の記憶ステップ1003に格納する入力制御ステップである。1104は前記第1の記憶ステップ1003に格納されたユーザーデータの誤り訂正符号化を行う誤り訂正符号化演算ステップである。1107は前記誤り訂正符号化演算ステップ1104により誤り訂正符号化されたデータを一時的に記憶する第2の記憶ステップである。1105は前記誤り訂正符号化データを前記第1の記憶ステップ1103から前記第2の記憶ステップ1107に転送するメモリ間転送ステップである。1106は前記第2の記憶ステップ1107の入出力の調停を行う第2の調停ステップである。1108は前記第2の記憶ステップ1107に所定のデータ数のデータが格納されたかを判定する判定ステップである。1109は前記判定ステップ1108の結果に基づいて、前記第2の記憶ステップ1107に格納されたデータを送出することを許可する許可ステップである。前記許可ステップ1109によって転送が許可された場合、再生データを前記第1の記憶ステップ1103から前記第2の記憶ステップ1107に転送するメモリ間転送ステップである。1110は符号化データをインターリーブをかけながら前記第2の記憶ステップ1107から送出的出力制御ステップである。

#### 【0065】

ディスク記録時には、まず入力制御ステップ1101が画像信号処理回路からのユーザデータを第1の記憶ステップ1103に転送する。ユーザデータは第1の調停ステップ1102を介して誤り訂正符号化演算ステップ1104に転送される。誤り訂正符号化演算ステップ1104は、転送されたユーザデータに対して誤り訂正符号化演算を行い、パリティを発生させて第1の記憶ステップ1103に書き込む。第1の記憶ステップ1103上のユーザデータとパリティは、誤り訂正符号列方向に配置される。メモリ間転送ステップ1105は、第1の記憶ステップ1103上のユーザデータとパリティを第2の記憶ステップ1107に転送する。所定のデータ数に相当する1ページ目が埋まると、判定ステップ1108は、第2の記憶ステップ1107に所定数のデータが格納されたと判定し、許可ステップ1109が第2の記憶ステップ1107の1ページ目に格納されたデータに対して変調器への転送を許可し、出力制御ステップ1110が、インターリーブをかけながら変調器へ転送する。図11では図示していないが、第1の調停ステップ1102は、入力制御ステップ1101とメモリ間転送ステップ1105による第1の記憶ステップ1103へのアクセス競合に対する調停を行う。

#### 【0066】

また、図11では図示していないが、第2の調停ステップ1106は、出力制御ステップ1110とメモリ間転送ステップ1105による第2の記憶ステップ1107へのアクセス競合に対する調停を行う。

#### 【0067】

以上により、1ECCブロック全体のサイズよりも少ない容量の第2の記憶ステップ1107を用いて、第1の記憶ステップ1103のアクセス性能を向上させることが出来る。

#### 【0068】

なお、第2の調停ステップ1106は、メモリ間転送ステップ1105と出力制御ステップ1110による第2の記憶ステップ1107へのアクセス競合に対し、出力制御ステップ1110のアクセスが常に優先されるように調停する。

#### 【0069】

以上のように、実施の形態4によれば、ディスク記録時に、第1の記憶ステッ



プ1103のデータを、第2の記憶ステップ1107に、インターリーブ長に第1の記憶ステップ1103のバス幅を乗じた数のデータを格納してから、インターリーブをかけつつ変調器に送出することにより、第1の記憶ステップ1103のアクセス性能を向上させることができる。また、第2の記憶ステップ1107の容量を、インターリーブ長に第1の記憶ステップ1103のバス幅を乗じた数の2倍とすることにより、メモリサイズを1ECCブロック全体のサイズよりも少なくすることが出来る。

#### 【0070】

##### (実施の形態5)

次に実施の形態5について説明する。実施の形態5は、映像情報を記録する光ディスクの記録再生装置の一例である。

#### 【0071】

図13は本発明の実施の形態5に基づく、映像情報を記録する光ディスクの記録再生装置の一例である。ここで、1301は光学ヘッドである。1302は記録・再生回路である。1303は変復調器である。1304はECC処理回路である。1305は実施の形態1の誤り訂正回路である。1306は実施の形態2の誤り訂正符号化回路である。1307は画像信号を圧縮する、あるいは圧縮された画像信号を伸長して復元する画像信号処理回路である。

#### 【0072】

この光ディスク記録再生装置は、再生時には、光学ヘッド1301により光ディスクを走査し、得られた情報を記録・再生回路1302にて二値化する。そして変復調器1303で復調し、ECC処理回路1304内の誤り訂正回路1305にて誤り訂正を行い、その後、画像信号処理回路1307でデータ伸長を行い、目的の映像情報を得る。また記録時には、画像信号処理回路1307により映像情報を圧縮し、ECC処理回路1304内の誤り訂正符号化回路1306により誤り訂正符号化を行い、変復調器1303で変調してから、記録・再生回路1302にて記録用アナログ信号に変換し、光学ヘッド1301により光ディスクに記録する。

#### 【0073】

以上のように、実施の形態 5 によれば、実施の形態 1 と実施の形態 2 の回路を備えた ECC 処理回路 1304 を持つことにより、より高倍速の記録再生が可能な光ディスク記録再生装置を提供することが出来る。

#### 【0074】

以上のように、本発明の実施の形態によれば、ディスク再生時に、復調器からのデータをデインターリーブしながら第 1 の記憶手段に格納し、データをインターリーブ長に第 1 の記憶手段のバス幅を乗じた数だけ格納してから第 2 の記憶手段に書き込むことにより、第 1 の記憶手段と第 2 の記憶手段の間を、第 2 の記憶手段のバス幅に合わせたバイト数で転送できる為、第 2 の記憶手段のアクセス性能を向上させることができる。また、第 1 の記憶手段の容量を、インターリーブ長に第 1 の記憶手段のバス幅を乗じた数の 3 倍とすることにより、メモリサイズを 1 ECC ブロック全体のサイズよりも少なくすることが出来る。また、第 1 の記憶手段に、インターリーブ長に第 1 の記憶手段のバス幅を乗じた数のデータを格納出来るページを 3 ページ持たせることにより、ビットスリップなどによってデータが揃わなかった場合の対処が容易に出来る。

#### 【0075】

また、本発明の実施の形態によれば、ディスク記録時に、第 1 の記憶手段のデータを、第 2 の記憶手段に、インターリーブ長に第 1 の記憶手段のバス幅を乗じた数のデータを格納してから、インターリーブをかけつつ変調器に送出することにより、第 1 の記憶手段のアクセス性能を向上させることができる。また、第 2 の記憶手段の容量を、インターリーブ長に第 1 の記憶手段のバス幅を乗じた数の 2 倍とすることにより、メモリサイズを 1 ECC ブロック全体のサイズよりも少なくすることが出来る。

#### 【0076】

##### 【発明の効果】

以上の説明で判るように、本発明によれば、ディスク再生時に、復調器からのデータをデインターリーブ用メモリにインターリーブ長にバッファメモリのバス幅を乗じた数だけ一旦格納してから、メモリバス幅に合わせたデータサイズで DRAM に書き込むことにより、DRAM のアクセス性能を向上させることができ

る。また、デインタリーブ用メモリの容量を、インタリーブ長にバッファメモリのバス幅を乗じた数の3倍とすることにより、メモリサイズを1 ECCブロック全体のサイズよりも少なくすることが出来る。また、デインタリーブ用メモリに、インタリーブ長にDRAMのバス幅を乗じた数のデータを格納出来るページを3ページ持たせることにより、ビットスリップなどによってデータが揃わなかった場合の対処が容易にできる。

#### 【0077】

また本発明によれば、ディスク記録時に、DRAMのデータをバッファメモリに、データをインタリーブ長にDRAMのバス幅を乗じた数だけ格納してからインタリーブをかけつつ変調器に送出することにより、DRAMのバスのアクセス性能を向上させることができる。また、バッファメモリの容量を、インタリーブ長にDRAMのバス幅を乗じた数の2倍とすることにより、メモリサイズを1 ECCブロック全体のサイズよりも少なくすることが出来る。

#### 【図面の簡単な説明】

##### 【図1】

本発明の実施の形態1における誤り訂正回路のブロック図

##### 【図2】

本発明の実施の形態2における誤り訂正符号化回路のブロック図

##### 【図3】

従来の誤り訂正回路及び誤り訂正符号化回路のブロック図

##### 【図4】

ディスク上のデータ方向が誤り訂正処理方向と異なるフォーマットの構成を、模式的に示す図

##### 【図5】

実施の形態1における、図1の第1の記憶手段101のデータ配置を示す図

##### 【図6】

実施の形態1における、図1の第1の記憶手段101のデータ配置を示す図

##### 【図7】

実施の形態1における、図1の第1の記憶手段101のデータ配置を示す図



**【図 8】**

実施の形態 1 における、図 1 の第 1 の記憶手段 1 0 1 のデータ配置を示す図

**【図 9】**

実施の形態 1 における、図 1 の第 1 の記憶手段 1 0 1 のデータ配置を示す図

**【図 1 0】**

本発明の実施の形態 3 における誤り訂正方法のフローチャート

**【図 1 1】**

本発明の実施の形態 4 における誤り訂正符号化方法のフローチャート

**【図 1 2】**

従来のデータ記録再生装置のブロック図

**【図 1 3】**

本発明の実施の形態 5 におけるデータ記録再生装置のブロック図

**【図 1 4】**

実施の形態 2 における第 2 の記憶手段 2 0 5 のデータ配置を示す図

**【符号の説明】**

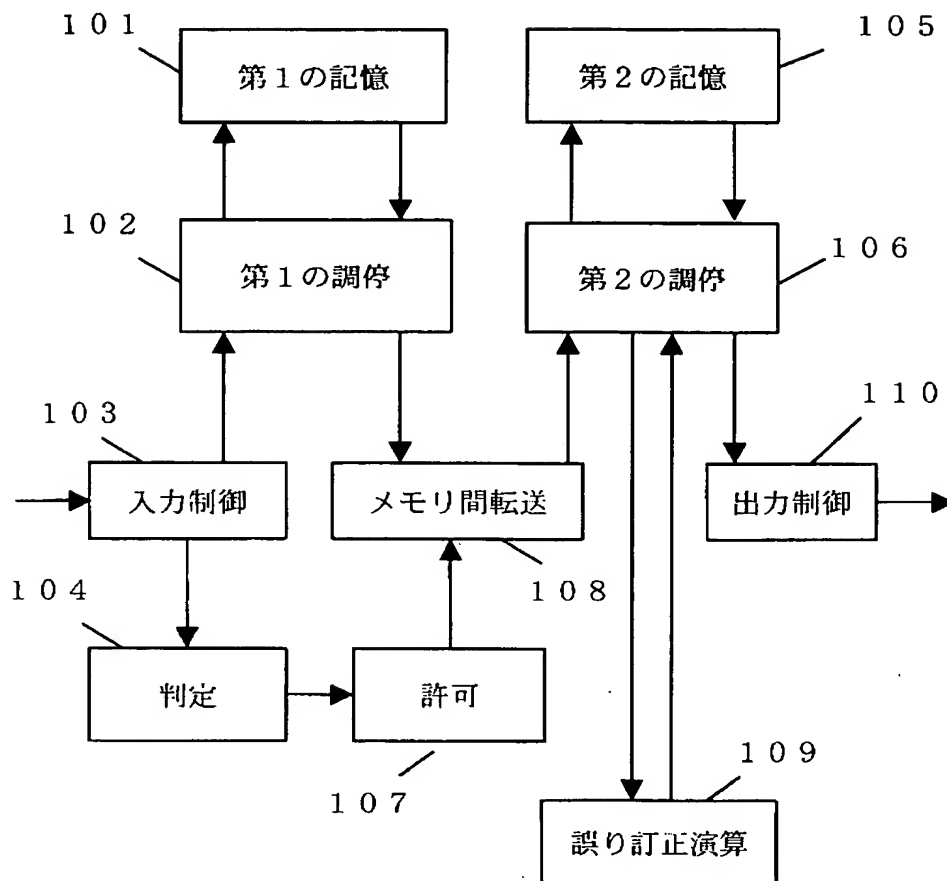
- 1 0 1 第 1 の記憶手段
- 1 0 2 第 1 の調停手段
- 1 0 3 入力制御手段
- 1 0 4 判定手段
- 1 0 5 第 2 の記憶手段
- 1 0 6 第 2 の調停手段
- 1 0 7 許可手段
- 1 0 8 メモリ間転送手段
- 1 0 9 誤り訂正演算手段
- 1 1 0 出力制御手段
- 2 0 1 第 1 の記憶手段
- 2 0 2 第 1 の調停手段
- 2 0 3 入力制御手段
- 2 0 4 誤り訂正符号化演算手段

- 2 0 5 第 2 の記憶手段
- 2 0 6 メモリ間転送手段
- 2 0 7 第 2 の調停手段
- 2 0 8 判定手段
- 2 0 9 許可手段
- 2 1 0 出力制御手段
- 3 0 1 D R A M
- 3 0 2 バスアービター
- 3 0 3 E C C 処理部
- 1 0 0 1 入力制御ステップ
- 1 0 0 2 第 1 の調停ステップ
- 1 0 0 3 第 1 の記憶ステップ
- 1 0 0 4 判定ステップ
- 1 0 0 5 許可ステップ
- 1 0 0 6 メモリ間転送ステップ
- 1 0 0 7 第 2 の調停ステップ
- 1 0 0 8 第 2 の記憶ステップ
- 1 0 0 9 誤り訂正演算ステップ
- 1 0 1 0 出力制御ステップ
- 1 1 0 1 入力制御ステップ
- 1 1 0 2 第 1 の調停ステップ
- 1 1 0 3 第 1 の記憶ステップ
- 1 1 0 4 誤り訂正符号化演算ステップ
- 1 1 0 5 メモリ間転送ステップ
- 1 1 0 6 第 2 の調停ステップ
- 1 1 0 7 第 2 の記憶ステップ
- 1 1 0 8 判定ステップ
- 1 1 0 9 許可ステップ
- 1 1 1 0 出力制御ステップ

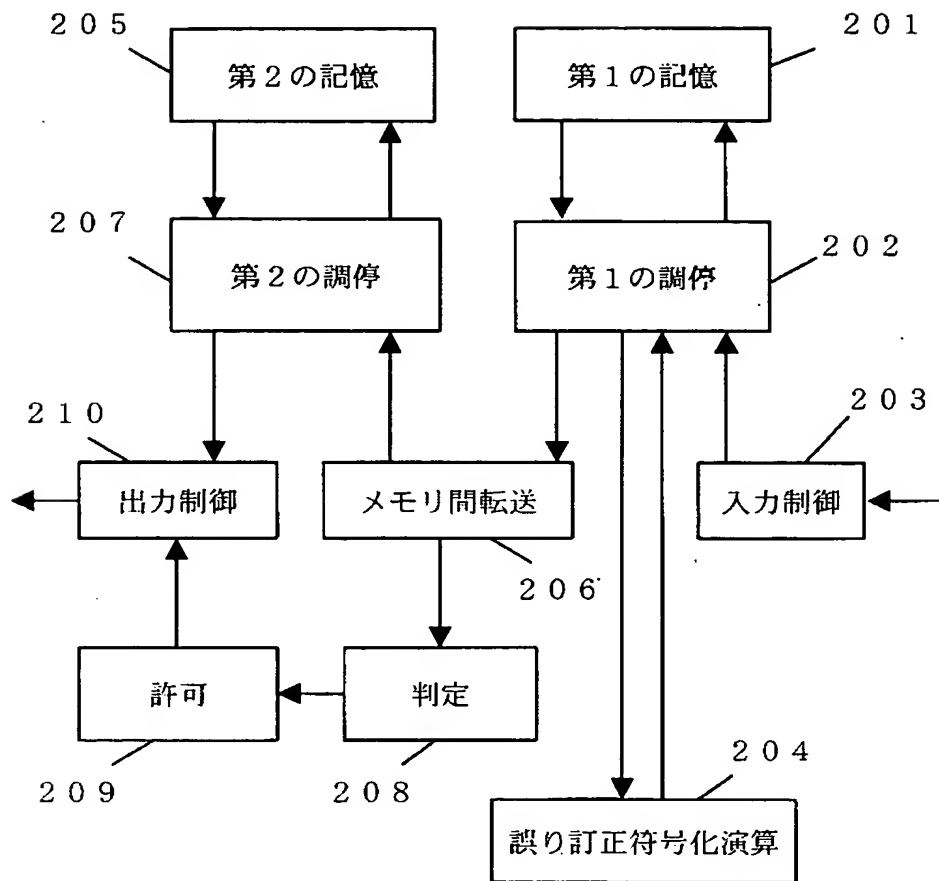
- 1 2 0 1 光学ヘッド
- 1 2 0 2 記録・再生回路
- 1 2 0 3 変復調器
- 1 2 0 4 E C C 処理回路
- 1 2 0 5 画像信号処理回路
- 1 3 0 1 光学ヘッド
- 1 3 0 2 記録・再生回路
- 1 3 0 3 変復調器
- 1 3 0 4 E C C 処理回路
- 1 3 0 5 誤り訂正回路
- 1 3 0 6 誤り訂正符号化回路
- 1 3 0 7 画像信号処理回路

【書類名】 図面

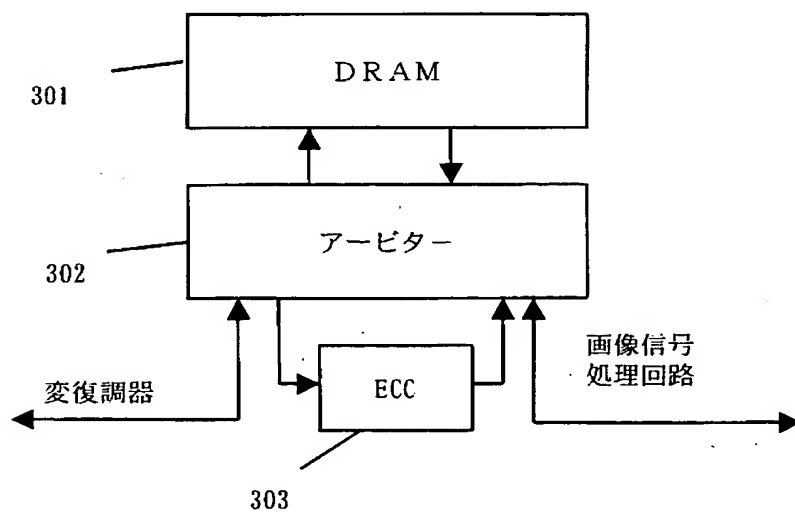
【図 1】



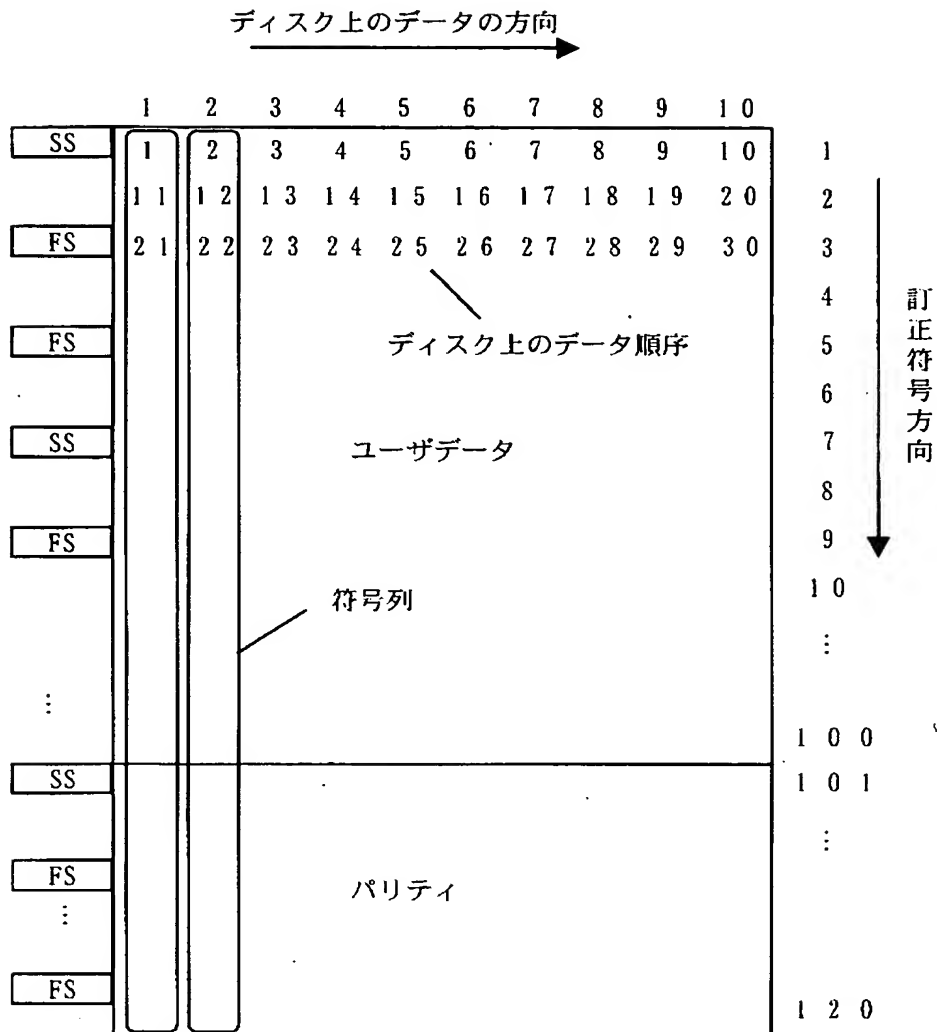
【図 2】



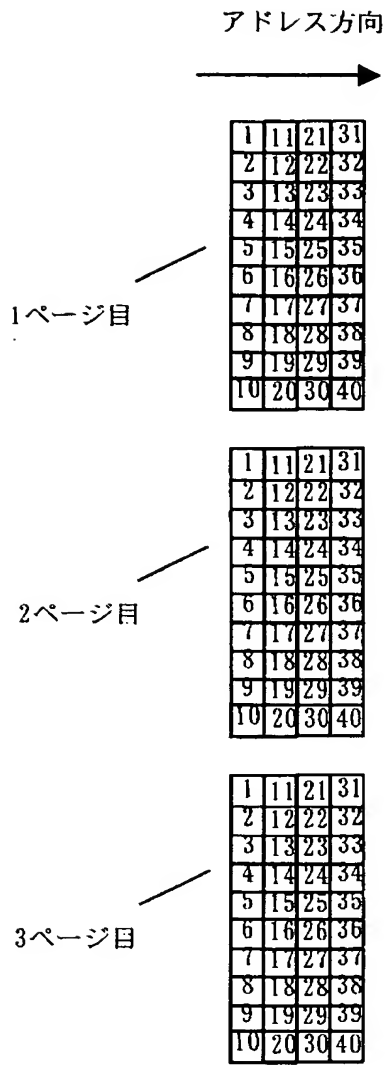
【図 3】



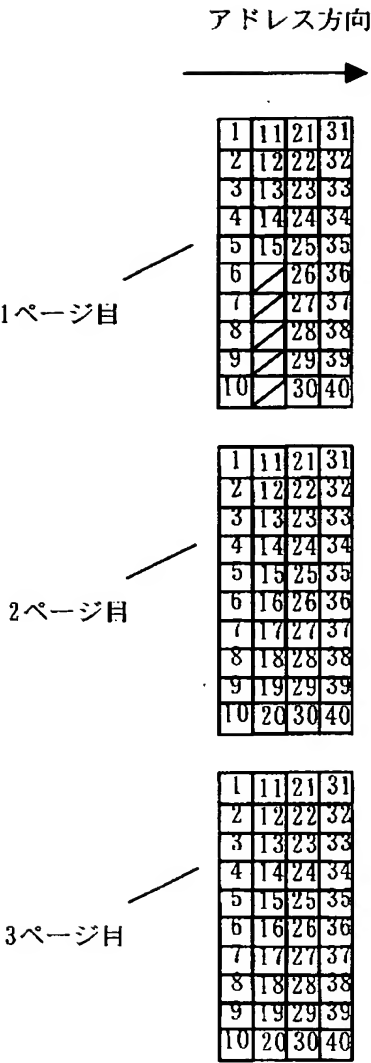
【図 4】



【図 5】

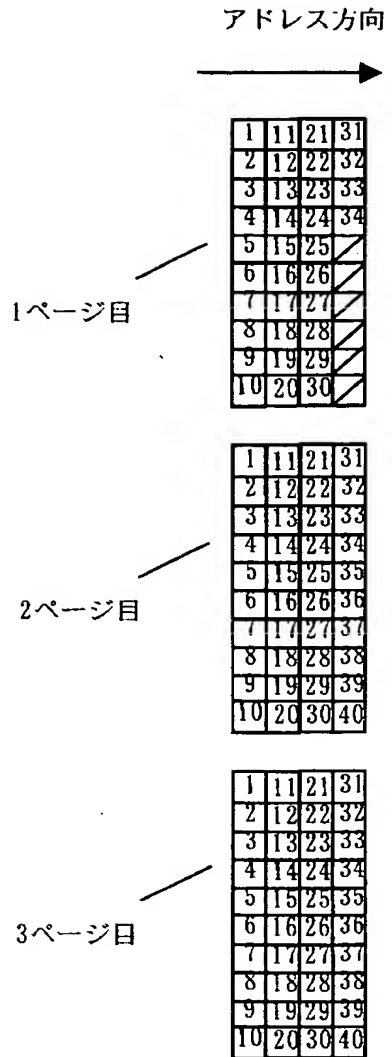


【図 6】

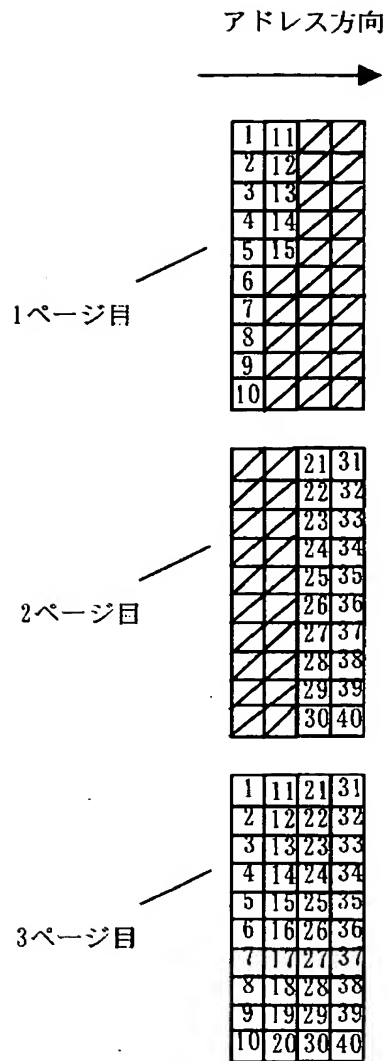




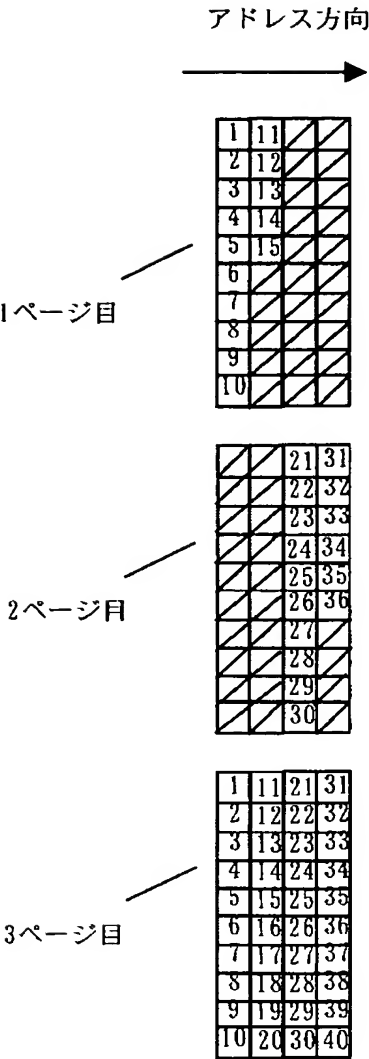
【図 7】



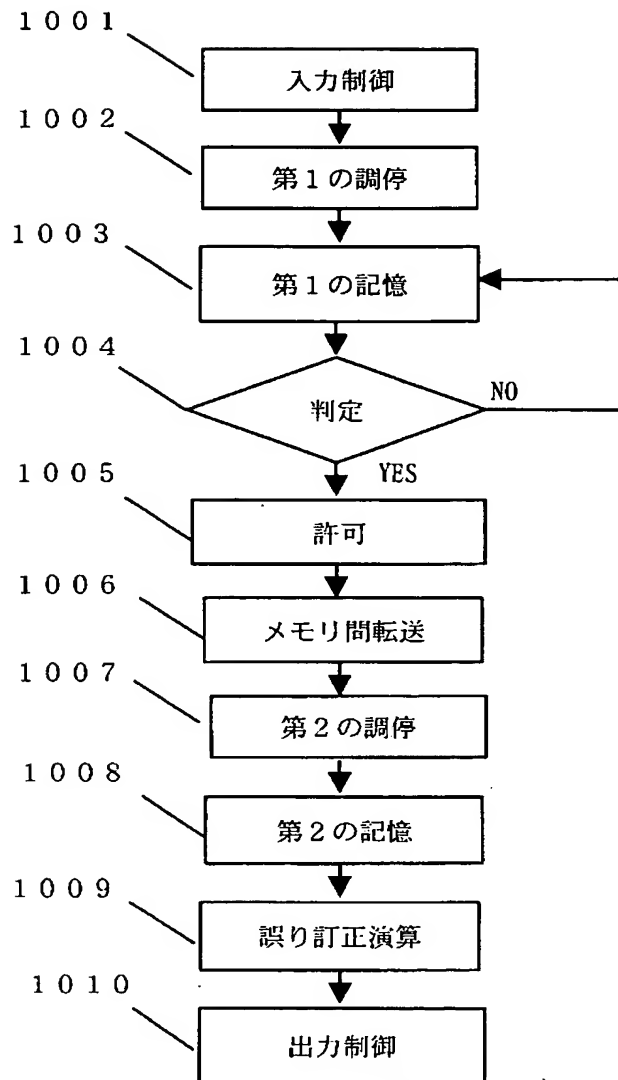
【図 8】



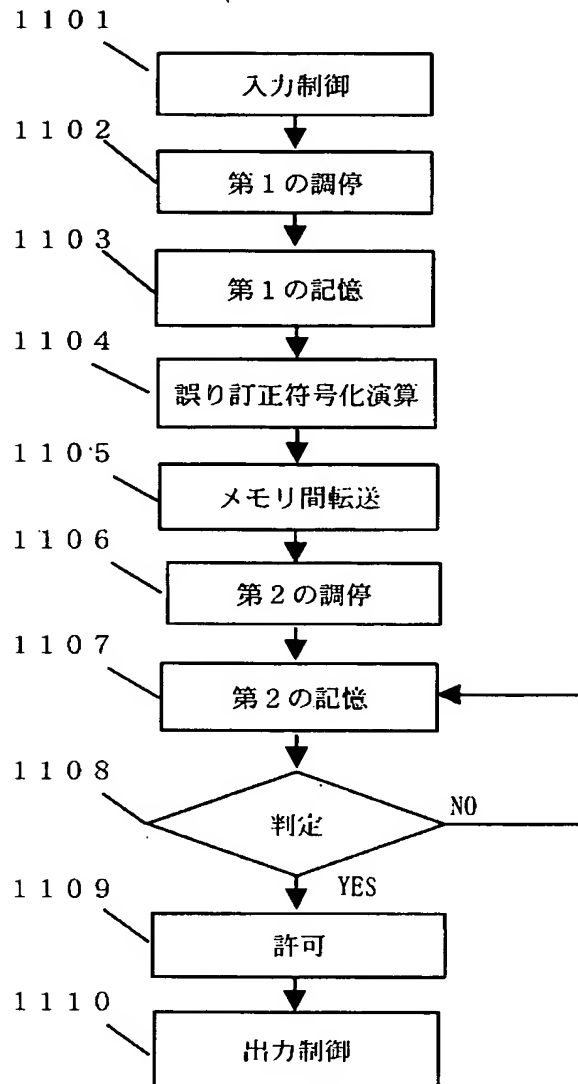
【図 9】



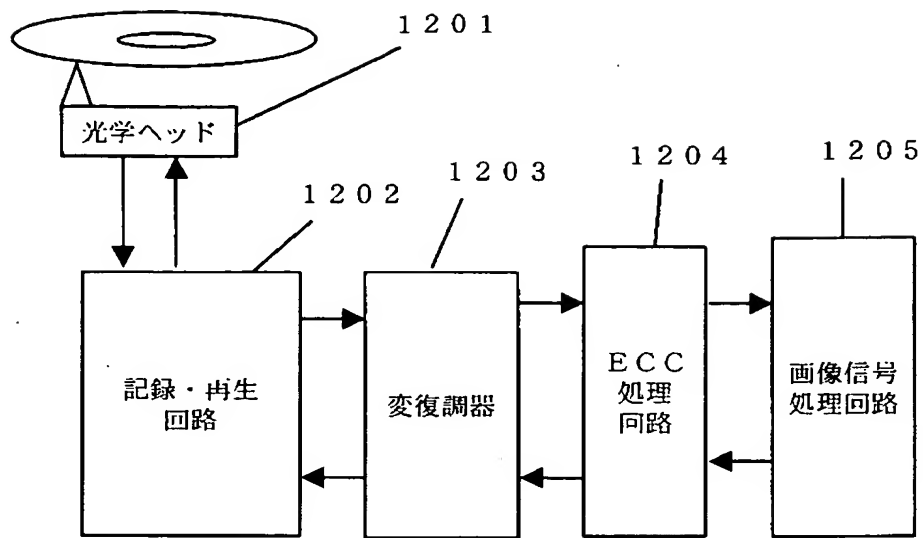
【図 10】



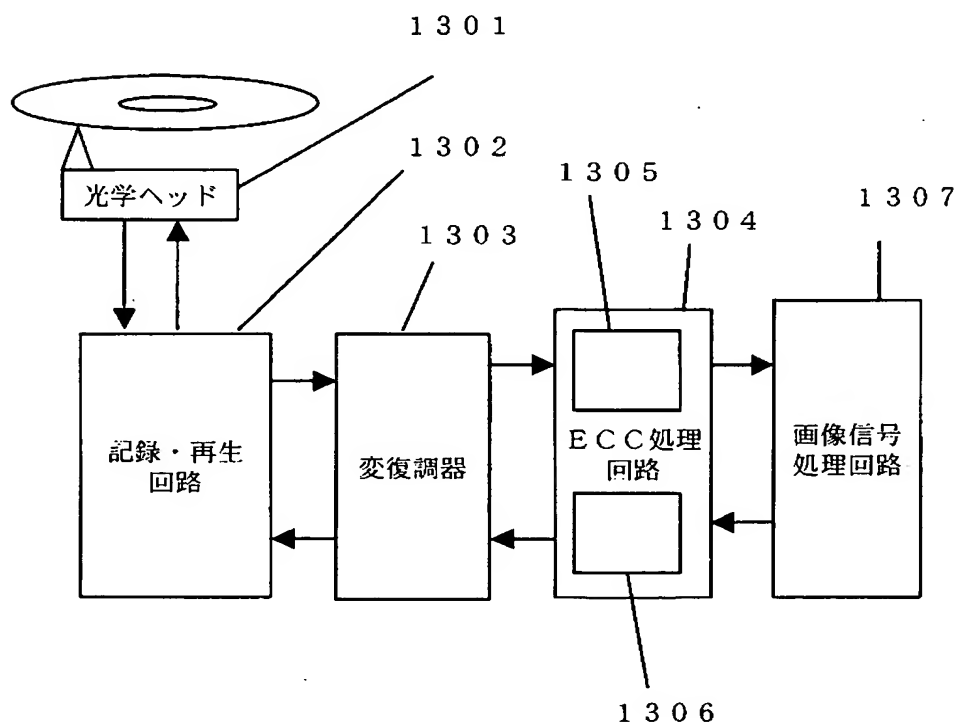
【図 11】



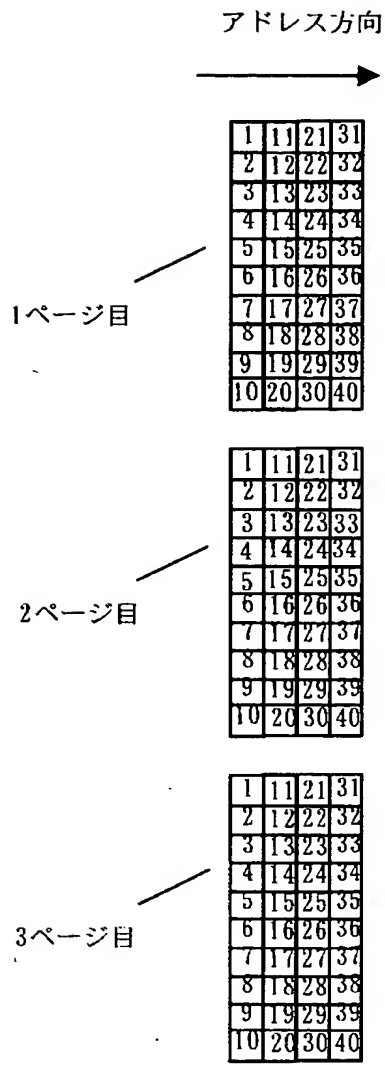
【図 12】



【図 13】



【図 1 4】



【書類名】 要約書

【要約】

【課題】 ディスク上のデータの方が誤り訂正符号方向と異なるディスクフォーマットの場合、D R A M のアドレス順序と前記誤り訂正符号方向が一致するようにデータを配置すると、ディスク上のデータの方が D R A M のアドレス順序と異ならざるを得ない。その結果、連続して転送できないので D R A M のアクセス性能が劣化する。そこで、データの並び替えの為のメモリを用いる方法が考えられるが、メモリのサイズが課題となる。

【解決手段】 並び替えの為のメモリのサイズを、D R A M のバス幅にインターリーブ長を乗じた数とする。

【選択図】 図 1



特願 2 0 0 2 - 3 3 3 3 9 1

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 5 8 2 1 ]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社